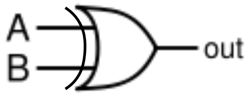
III.L'additionneur : composant essentiel du microprocesseur

Dans ce paragraphe, nous aurons besoin de la porte XOR (ou exclusif) :

XOR



$A \oplus B$

Entrées		Sortie
A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

L'addition est une opération très courante dans un microprocesseur.
Outre pour les calculs, nous verrons qu'elle sert à incrémenter le compteur de programme et pour les calculs d'adresses mémoire. Il est donc important qu'elle soit optimisée pour être rapide.
Malgré la simplicité apparente du problème, il est très complexe de réaliser un additionneur efficace et nous ne verrons que la méthode la plus simple.

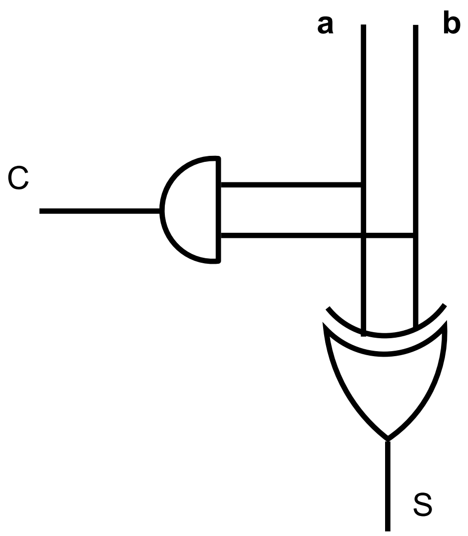
1) Semi-additionneur

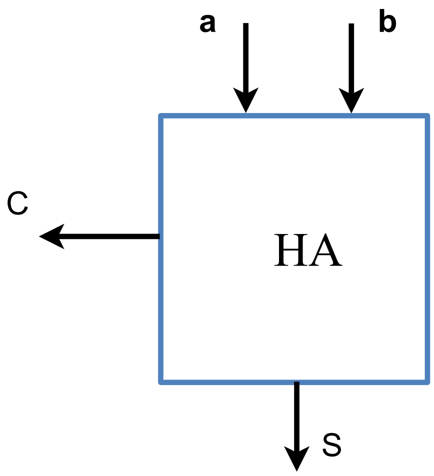
Le semi-additionneur (Half-Adder) est le circuit de base. Il prend en entrée deux bits **a** et **b** et calcule la somme sans retenue **S** et la retenue **C**.

Complétez la table de vérité ci-contre :

Entrées		Sorties	
a	**b**	**C**	**S**
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Complétez le circuit électronique ci-dessous.





Symbole du semi-additionneur

2) Additionneur complet 1 bit

Pour construire un additionneur sur plusieurs bits, plusieurs additionneurs 1 bit sont mis les uns à la suite des autres.
Chacun de ces additionneurs prend en entrée deux bits **a** et **b** ainsi que la retenue précédente C0. Bien sur, lors de l'addition du premier bit, C0 = 0 (il n'y aucune retenue provenant d'un calcul précédent).

Exemple sur 3 bits :

C0 est la retenue du bit précédent

Pas de retenue initialement

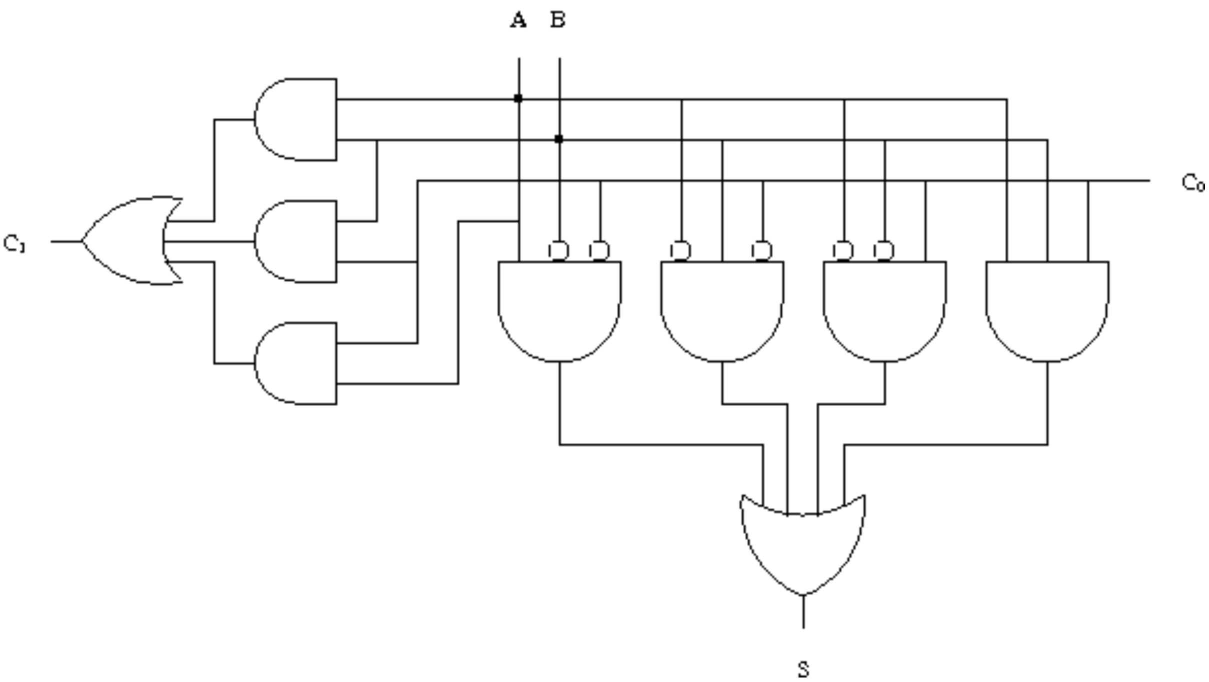
C0		1	…		0
		Bit k	Bit k-1	…	Bit 0
		a = 0	a = 1	…	a = 1
+		b = 1	b = 1	…	b = 1
C			1	…	1
S			0	…	0

L'additionneur 1 bit calcule la somme S de ces trois valeurs binaires A, B et C0 ainsi que la nouvelle retenue (appelée C1).

Complétez la table de vérité ci-contre :

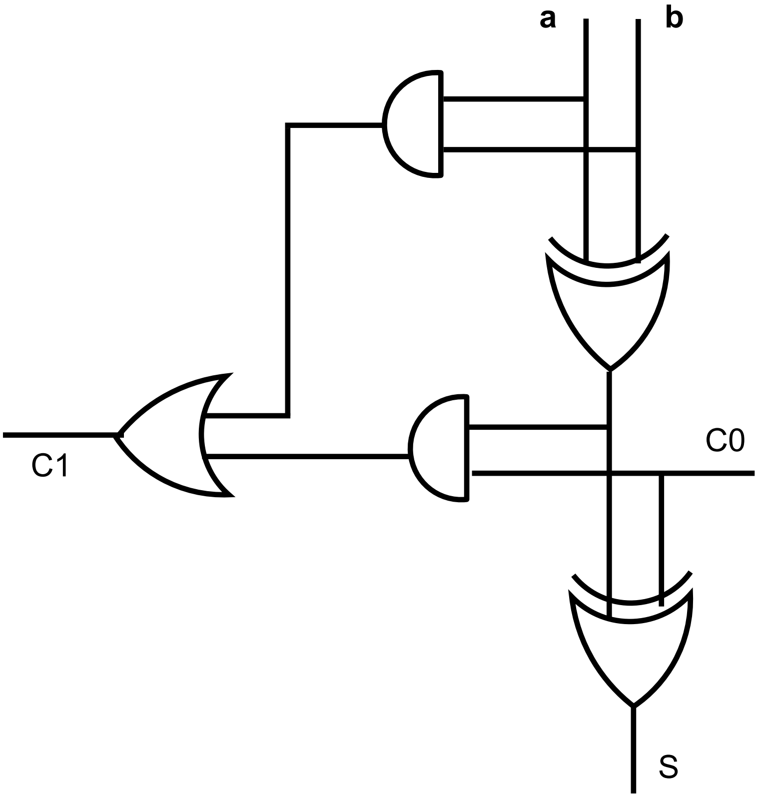
Entrées			Sorties	
a	**b**	**C0**	**C1**	**S**
0	0	0		
0	1	0		
1	0	0		
1	1	0		
0	0	1		
0	1	1		
1	0	1		
1	1	1		

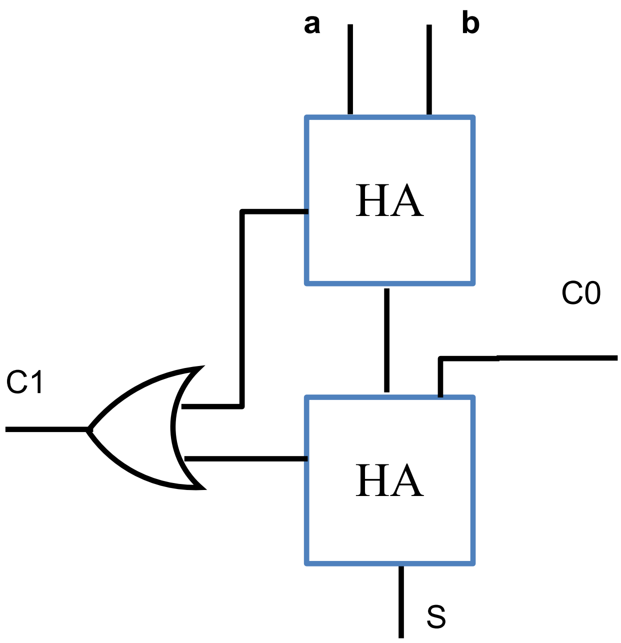
Le circuit électronique que nous pourrions dessiner à partir de cette table ressemble à ceci :

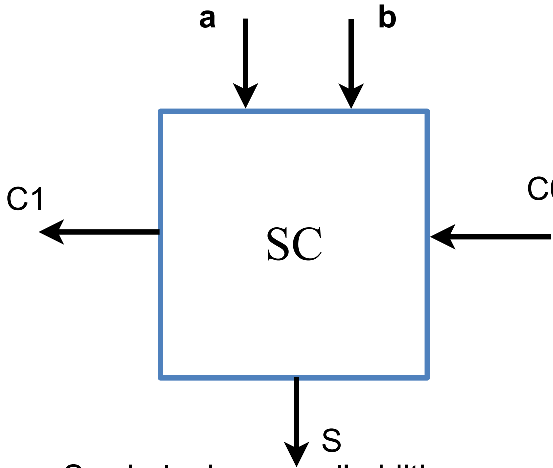


Cela est évident très complexe et nous ne voyons absolument pas où se situe le semi-additionneur ! Nous allons donc rechercher une formule équivalente afin de simplifier ce circuit.

- ❖ Calculez les tables de vérité de $a \oplus b \oplus C_0$, $A \bullet B + A \bullet C_0 + B \bullet C_0$ puis $A \bullet B + A \bullet C_0 \oplus B \bullet C_0$. **<u>Correction en dernière page</u>**
- ❖ Que remarquez-vous ? $A \bullet B + A \bullet C_0 \oplus B \bullet C_0 = A \bullet B + (A \oplus B) \bullet C_0$ donc on peut se resservir de la sortie $A \oplus B$
- ❖ À partir de vos résultats, complétez le circuit électronique de l'additionneur complet 1 bit avec des portes élémentaires puis avec des demi-additionneurs.







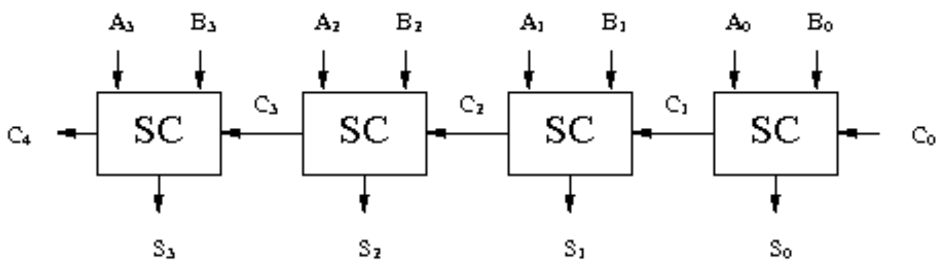
Symbole de l'additionneur 1 bit

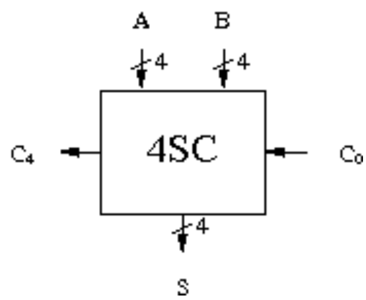
3) **Additionneur par propagation de retenue**

L'additionneur par propagation de retenue est l'additionneur le plus simple : l'idée est de mettre en cascade k additionneurs complets 1 bit pour construire cet additionneur par propagation de retenue.
Il est en fait calqué sur l'algorithme manuel pour effectuer l'addition.

Dans le schéma ci-dessous, que représente A_0, B_0, A_1, B_1 etc…

❖ Expliquez le schéma de l'additionneur par propagation de retenue sur 4 bits ci-dessous.





❖ D'après vous, cet additionneur est-il efficace ? Pourquoi ?

III) 2)

Entrées						Sortie S			
A	B	B	AB	A+B	$A \oplus B$	(A+B)C 0	AB+ (A+B)C 0	$(A \oplus B)C0$	$AB + (A \oplus B)C0$
0	0	0	FAUX	FAUX	FAUX	FAUX	FAUX	FAUX	FAUX
0	1	0	FAUX	VRAI	VRAI	FAUX	FAUX	FAUX	FAUX
1	0	0	FAUX	VRAI	VRAI	FAUX	FAUX	FAUX	FAUX
1	1	0	VRAI	VRAI	FAUX	FAUX	VRAI	FAUX	VRAI
0	0	1	FAUX	FAUX	FAUX	FAUX	FAUX	FAUX	FAUX
0	1	1	FAUX	VRAI	VRAI	VRAI	VRAI	VRAI	VRAI
1	0	1	FAUX	VRAI	VRAI	VRAI	VRAI	VRAI	VRAI
1	1	1	VRAI	VRAI	FAUX	VRAI	VRAI	FAUX	VRAI